

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-084629

(43)Date of publication of application : 29.03.1989

(51)Int.Cl.

H01L 21/66

G01R 19/00

G01R 31/26

(21)Application number : 62-241629

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 26.09.1987

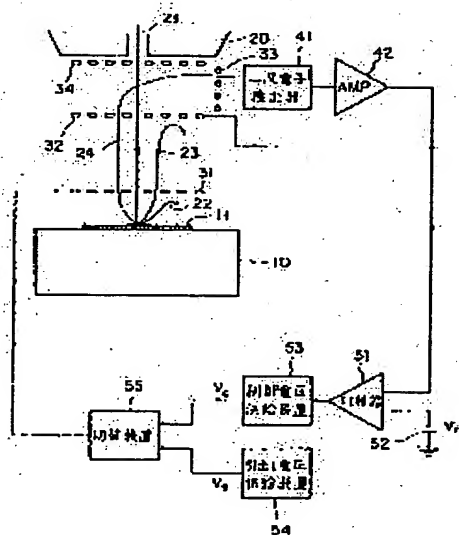
(72)Inventor : MIYOSHI MOTOSUKE
OKUMURA KATSUYA

(54) METHOD OF TESTING SEMICONDUCTOR ELEMENT AND DEVICE THEREFOR

(57)Abstract:

PURPOSE: To make possible a non-contact test in a test for a semiconductor element by a method wherein the induction of a voltage and the measurement of an induced voltage are performed using an electron beam.

CONSTITUTION: An electron beam generator 20 irradiates an electron beam 21 toward a target 11. The beam 21 passes through grids in the order of the grids 34, 32 and 31, is irradiated on the target 11 and secondary electrons 22, 23 and 24 are emitted from the target 11. The electron 24 is detected by a secondary electron detector 41 and the detector 41 outputs a voltage to correspond to the amount of detection. The outputted voltage is amplified by an amplifier 42 and is fed to the grid 32. The amplified voltage is compared with the voltage V_r of a reference power supply 52 in a comparator 51 and the result is given to a control voltage feeder 53. The feeder 53 generates a control voltage V_c . One of the voltage V_c or a lead-out voltage V_e is selected by a change-over unit 55 and is fed to the grid 31. Thereby, a non-contact test becomes possible.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

JP 1009240

(19)日本国特許庁(J P)

(12)特 許 公 報(B 2)

(11)特許出願公告番号

特公平6-5691

(24) (44)公告日 平成6年(1994)1月19日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/66	C	7352-4M		
G 0 1 R 19/00	J			
31/302				
		6912-2G	G 0 1 R 31/ 28	L

発明の数2(全 6 頁)

(21)出願番号	特願昭62-241629	(71)出願人	999999999 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	昭和62年(1987)9月26日	(72)発明者	三好 元介 神奈川県川崎市幸区堀川町72番地 株式会 社東芝堀川町工場内
(65)公開番号	特開平1-84629	(72)発明者	奥村 勝弥 神奈川県川崎市幸区小向東芝町1 株式会 社東芝総合研究所内
(43)公開日	平成1年(1989)3月29日	(74)代理人	弁理士 佐藤 一雄 (外2名)
		審査官	藤原 敬士
		(56)参考文献	特公 昭62-39942 (J.P, B 2)

(54)【発明の名称】 半導体素子の試験方法および試験装置

【特許請求の範囲】

【請求項1】半導体基板上に形成された被試験素子に並列接続されたキャパシタの一方の電極に、電子ビームを照射することにより電荷を注入し、この電荷注入によって前記電極に所定電圧を誘起させる電圧誘起段階と、前記キャパシタの電極に接続された前記被試験素子の端子に電子ビームを照射し、前記端子から放出される二次電子を観測することによって前記端子の電圧を測定する電圧測定段階とを有し、
前記電圧誘起段階で誘起させた電圧と、前記電圧測定段階で測定した電圧と、の関係に基づいて前記被試験素子の試験を行う半導体装置の試験方法であって、
前記被試験素子の直上に前記電子ビームの通過を妨げないようにグリッドを配置し、
前記電圧誘起段階において、前記グリッドへの印加電圧

を制御することによって前記キャパシタの電極に誘起する電圧の制御を行い、
前記電圧測定段階において、前記グリッドに前記端子から二次電子を引出すための電圧を印加することを特徴とする半導体装置の試験方法。

【請求項2】半導体素子の製造工程で、試験に用いるためのキャパシタが素子と同時に形成されることを特徴とする特許請求の範囲第1項記載の半導体装置の試験方法。

【請求項3】半導体素子が形成された半導体基板上の所定のターゲットを照射する電子ビームを発生する電子ビーム発生手段と、
この電子ビーム発生手段と前記半導体基板との間に設けられたグリッドと、
電子ビームの照射によって前記ターゲットに誘起される

3

電圧を制御するために、前記グリッドに供給すべき制御電圧を発生する制御電圧供給手段と、
前記ターゲットから放出される二次電子を引出すために、前記グリッドに供給すべき引出し電圧を発生する引出し電圧供給手段と、
前記グリッドに前記制御電圧供給手段及び前記引出し電圧供給手段のうちいずれか一方を接続する切替え手段と、
前記グリッドを通過した二次電子の量を検出する二次電子量検出手段と、
を備えることを特徴とする半導体素子の試験装置。

【請求項4】前記制御電圧供給手段が、前記二次電子量検出手段による検出結果をフィードバック量として入力し、前記ターゲットの電位が所定値になるような制御を行うことを特徴とする特許請求の範囲第3項記載の半導体素子の試験装置。

【請求項5】前記二次電子量検出手段が、供給される電圧に対応する運動エネルギーよりも低い二次電子の通過を制限する検出用グリッドと、この検出用グリッドを通過した二次電子の量を検出し、この検出値に基づいた電圧を前記検出用グリッドに供給する手段とを有することを特徴とする特許請求の範囲第3項または第4項記載の半導体素子の試験装置。

【発明の詳細な説明】

・【発明の目的】

（産業上の利用分野）

本発明は半導体素子の試験方法および試験装置、特に半導体基板上に非接触の状態で各素子の試験を行う試験方法および試験装置に関する。

（従来の技術）

半導体装置の信頼性を高めるためには、各半導体素子の特性試験を行うことが非常に重要である。従来は、この試験を行うための専用のモニタ素子を作り、このモニタ素子の各端子に測定用プローブを機械的に接触させて電圧を印加し、出力信号を測定することによって試験を行っていた。

（発明が解決しようとする問題点）

しかしながら、従来の試験方法には、次のような問題点がある。

(1)機械的に金属製のプローブを端子に接触させる必要があるため、接触による素子の破壊、損傷が発生する可能性がある。

(2)プローブを接触させるための十分な大きさ（通常、 $60 \times 60 \mu\text{m}$ 程度）をもつ端子を半導体基板上に形成されておく必要があるため、集積化の妨げになる。

(3)プローブを接触させるための端子を製造するプロセスが終了するまで、試験を行うことができない。

そこで、本発明は半導体基板上にプローブを接触させることなしに、半導体素子の特性試験を行うことができる半導体素子の試験方法および試験装置を提供することを目

4

的とする。

【発明の構成】

（問題点を解決するための手段）

本発明は半導体素子の試験方法において、半導体基板上に形成された被試験素子に並列接触されてキャパシタの一方の電極に、電子ビームを照射することにより電荷を注入し、この電荷注入によって電極に所定電圧を誘起させる電圧誘起段階と、被試験素子の電極に接続された端子に電子ビームを照射し、この端子から放出される二次電子を観測することによってこの端子の電圧を測定する電圧測定段階と、を行い、電圧誘起段階で誘起させた電圧と、電圧測定段階で測定した電圧と、の関係に基づいて被試験素子の試験を行うようにしたものである。

また、本発明は半導体素子の試験装置において、半導体素子が形成された半導体基板上の所定のターゲットに電子ビームを照射するための電子ビーム発生手段と、

この電子ビーム発生手段と半導体基板との間に設けられたグリッドと、

電子ビームの照射によってターゲットに誘起される電圧を制御するために、グリッドに制御電圧を供給する制御電圧供給手段と、

ターゲットから放出される二次電子を引出すために、グリッドに引出し電圧を供給する引出し電圧供給手段と、グリッドに制御電圧供給手段または引出し電圧供給手段のうちのいずれか一方を接続する切替え手段と、グリッドを通過した二次電子の量を検出する二次電子検出手段と、

を設けるようにしたものである。

（作用）

本発明に係る半導体素子の試験では、非試験素子に並列接続されたキャパシタが利用される。このキャパシタは、半導体装置の製造工程において試験専用のキャパシタを予め形成するようにしてもよいし、装置本来の機能を行うために設けられたキャパシタを利用するようにしてもよい。半導体素子の特性を試験するためには、その素子の所定の端子に電圧を供給することと、逆にその端子の電圧を測定することと、の2つが実現できればよい。

本発明はこの2つのことを、共にグリッドを介した電子ビームの照射によって行っている。すなわち、被試験素子に並列接続されたキャパシタに電子ビームを照射して充電すると共にキャパシタに近接して対向するように配置されたグリッドにバイアス電圧を与え、この電圧を制御することによって該キャパシタからの二次電子の追い戻し量を設定して素子の所定の端子に誘起する電圧値を制御することができる。また、この端子に電子ビームを照射すると共に同じグリッドに二次電子を引出すために適当な値の正電圧を印加し、そこから放出される二次電子を観測することにより、上記素子の端子電圧を

5

定量的に測定することができる。

従って、従来のようにプローブを機械的に接触させるということなしに、素子の定量的な特性試験が可能になる。

(実施例)

試験装置の構成

以下本発明を図示する実施例に基づいて説明する。第1図は本発明の一実施例に係る半導体素子の試験装置の構成図である。半導体基板10上には、試験対象となる被試験素子(図示されていない)が形成されており、この被試験素子に接続されたターゲット11に対して電子ビームが照射される。電子ビーム発生装置20は、このターゲット11に向けて電子ビーム21を照射する。電子ビーム発生装置20とターゲット11との間には、4つのグリッド31~34が設けられている。電子ビーム21は、グリッド34、32、31の順に通過してターゲット11に照射され、ターゲット11からは二次電子22、23、24が放出される。ここで、二次電子22はグリッド31で追い戻された電子であり、二次電子23はグリッド32で追い戻された電子であり、二次電子24はグリッド33によって偏向された電子である。二次電子24は二次電子検出器41によって検出され、二次電子検出器41はこの検出量に応じた電圧を出力する。この出力電圧は増幅器42で増幅されてグリッド32に供給される。

一方、増幅器42による増幅電圧は、比較器51において基準電源52の発生する基準電圧 V_r と比較され、その結果が制御電圧供給装置53に与えられる。この制御電圧供給装置は、入力に応じた制御電圧 V_c を発生する。一方、引出し電圧供給装置54は、ターゲット11から二次電子を引出すのに適当な引出し電圧 V_e を発生する。この制御電圧 V_c あるいは引出し電圧 V_e のいずれか一方が、切替装置55によって選択され、グリッド31に供給される。

電圧誘起モード

この装置は、2つの動作モードを有する。第1はターゲット11に電圧を誘起させるための電圧誘起モードであり、第2はターゲット11の電圧を測定する電圧測定モードである。装置はいずれか一方のモードで動作する。まず、第1の電圧誘起モードについて説明する。

この電圧誘起モードは、ターゲット11に電子ビーム21を照射することにより、電荷注入を行い、その結果ターゲット11を所定の電圧に誘起するモードである。このモードにおける電子ビーム21の制御は、グリッド31においてなされる。この基本原理を第2図を参照して説明する。いま、ターゲット11に、電流 I_p に相当する電子ビーム21を照射したものとすると、この電子ビーム21はグリッド31を通過してターゲット11に到達するが、そのうちの1部分はそのままターゲット11の表面で反射して反射電子25となり、一部分は二次電

6

子22、23、24の放出に寄与し、一部分は電荷として蓄積される。ここで、反射係数を η 、二次電子放出比を δ とすれば、反射電子25の量は ηI_p 、二次電子22、23、24の合計量は δI_p で表される。ところが、グリッド31に所定の電圧を印加しておくと、放出された二次電子のうちの一部22は、グリッド31によって追い戻されてしまう。実際にグリッド31を通過して放出される二次電子は23および24のみなのである。そこで、追い戻される比率を表す追い戻し係数 k なるものを定義すれば、追い戻される二次電子22の量は $k \delta I_p$ 、グリッド31を通過する二次電子23、24の量は $(1-k) \delta I_p$ となる。

ここで、ターゲット11内に時間 t の間に蓄積される荷電量 Q を考えると、照射された電子ビーム21の電荷量 I_p のうち、 ηI_p は反射電子25として失われ、 $(1-k) \delta I_p$ は二次電子23、24として失われることになり、結局次式が成立つ。

$$Q = \alpha I_p t \quad (1)$$

$$\alpha = (1 - \eta - (1 - k) \delta) \quad (2)$$

いま、ターゲット11が容量 C のキャパシタの一方の電極であったとすると、時間 t の経過後には、この電極には、

$$V = -(Q/C) \quad (3)$$

の電圧が誘起される。

以上の各式における変数のうち、反射係数 η および二次電子放出比 δ はターゲット11を構成する材料によって一義的に定まり、容量 C はキャパシタの構成によって一義的に定まる。そして、追い戻し係数 k は、グリッド31に与える電圧値によって制御できることがわかる。したがって、ターゲット11の誘起電圧 V は、グリッド31に与える電圧によって制御できることがわかる。

電圧誘起モードでは、切替装置55は制御電圧 V_c を選択してグリッド31に供給する。したがって、ターゲット11の誘起電圧は制御電圧供給装置53によって制御しうることになる。なお、この制御電圧供給装置53の制御動作は後に述べることにする。

電圧測定モード

続いて、電圧測定モードの動作について説明する。電圧測定モードでは、切替装置55が引出し電圧 V_e を選択してグリッド31に供給する。このモードでは、グリッド31はターゲット11からの二次電子を引出すための引出し電極として作用し、正の電荷が印加されることになる。グリッド31を通過した二次電子は加速され、縦方向の速度成分が均一な電子ビームとしてグリッド32へと向かうことになる。グリッド32は、二次電子エネルギーを弁別するための阻止電界を発生する機能を果たし、ある一定のエネルギーに満たない二次電子23は、グリッド32によって追い戻されてしまう。

グリッド32を通過した二次電子24は、グリッド33に印加された電圧によって偏向され、二次電子検出器4

1で検出される。グリッド34は反射電子が電子ビーム発生装置20に衝突して発生させる二次電子を吸収する。なお、第1図ではグリッド33、34への電圧供給手段は図示していない。

二次電子検出器41は検出した二次電子量に対応する電圧を出力し、この出力電圧は増幅器42で増幅されてグリッド32に供給される。このグリッド32、二次電子検出器41、増幅器42によってフィードバックループが形成されており、二次電子検出器41で検出される二次電子量が一定値となるようなフィードバック制御がなされる。すなわち、二次電子検出器41で検出される二次電子量が一定値を越えている場合には、グリッド32にはより高い電圧が印加され、通過する二次電子量を抑制する方向に制御がなされる。このようなフィードバック制御を行うことにより、結局、増幅器42の出力が、ターゲット11から放出される二次電子量に関連したものになることがわかる。この二次電子量は、ターゲット11の電圧に関連した量であるから、増幅器42の出力がそのままターゲット11の電圧を示す値となり、電圧測定がなされたことになる。

増幅器42の出力は、比較器51の一方の入力端子に与えられており、この比較器51において、基準電圧 V_r との比較がなされている。前述のように、増幅器42の出力はターゲット11の電圧を示すものになるから、この比較によって、ターゲット11の誘起電圧が所望の設定値（基準電圧 V_r に対応）より高いか低いかわかる。制御電圧供給装置53は、この比較の結果に基づいて、制御電圧 V_c を制御する。したがって、この電圧測定モードにおける測定結果を利用して、次に行う電圧誘起モードにおけるグリッド31への供給電圧に対する補正が可能になるのである。

半導体素子の試験手順

続いて、第1図に示す装置を用いた具体的な半導体素子の試験手順を説明する。基本的には、電圧誘起モードで所定のターゲットに電圧を誘起し、続いて電圧測定モードでそのターゲットの電圧を測定することによって試験がなされる。以下に述べる方法は、両モードを一定の周期で繰返し行い、ターゲットの誘起電圧を一定に保つように制御を行いながら半導体基板へのリーク電流を測定することによって試験を行っている。

第3図は、本実施例で試験対象として用いる半導体装置の等価回路図、第4図はこの半導体装置の構造断面図である。第4図に示すように、P型の半導体基板100上に、素子分離用絶縁層101、102が形成されており、この間に N^+ 不純物拡散層104が形成されている。この不純物拡散層104と半導体基板100との間に形成されたPN接合は、第3図の等価回路ではダイオードDに相当する。本実施例では、このダイオードDが被試験素子となる。このダイオードDの試験を行うために、キャパシタCが設けられている。このキャパシタC

は被試験素子であるダイオードDに対して並列に設けられている。第4図の構造図では、このキャパシタCを、素子分離用絶縁層102と103との間に設けられた絶縁膜105と、これをはさむ配線層106および半導体基板100によって構成している。すなわち、キャパシタCの第1の電極C1が配線層106に相当し、第2の電極C2が半導体基板100に相当する。配線層106は、不純物拡散層104に接触しており、第3図が第4図の構造の等価回路になっていることが理解できよう。この例では、キャパシタCはダイオードDの試験のためにわざわざ形成したものであるが、一般に半導体装置では至るところにキャパシタが分布しているため、装置によっては、本来の機能を果たすために設計されたキャパシタをそのまま利用してもよい。

まず、第1図に示す装置を、電圧誘起モードで動作させ、電極C1を所定の電圧に誘起する。このとき、電子ビームは第4図の配線層106aの部分ターゲットとして照射するようにする。半導体基板表面とグリッド31との間の間隔は、2mm程度とし、電子ビームのエネルギーは1keV程度にするのが好ましい。電子ビームのエネルギーをあまり高くすると、照射による損傷あるいは周辺絶縁膜の充電という好ましくない現象が生じることになる。この照射によって電極C1に蓄積される電荷量Qは、式(1)で定まり、所定時間経過後は、式(3)に示す誘起電圧Vで飽和することになる。この誘起電圧Vは、制御電圧 V_c によって制御できることは前述したとおりである。

続いて、この装置を電圧測定モードで動作させる。このとき、電子ビームは第4図の配線層106bの部分ターゲットとして照射するようにする。被試験素子はキャパシタCではなくダイオードDであるから、このダイオードDの一方の端子D1における電圧を測定するためには、106aの部分よりも106bの部分で測定を行った方が精度が向上するのである。前述のように、このような測定によって106bの部分の誘起電圧値が測定されるが、制御電圧供給装置53は、この測定値と基準電圧 V_r との比較値をフィードバック値として得る。

次に、再びこの装置を電圧誘起モードで動作させる。電子ビームの照射位置も再び106aの部分に戻す。このとき、制御電圧供給装置53は、与えられたフィードバック量を考慮して補正した制御電圧 V_c を出力する。

以上のように、電圧誘起モードと電圧測定モードとを交互に繰返すことにより、被試験素子であるダイオードDの一方の端子D1に誘起される電圧を所望の値に制御することができると同時に、その電圧値を正確に測定することができる。そこで、ダイオードDに逆バイアスが印加されるように、端子D1を誘起すれば、ダイオードDには逆バイアスリーク電流が流れることになる。このリーク電流を外部接続した電流計107で測定することにより、ダイオードDの特性を知ることができ、特性試験

9

が可能になる。

以上、ダイオードの特性試験を例にとって説明したが、その他の素子についても同様に試験を行うことができる。たとえば、MOSトランジスタでは、ゲート電極に所望の誘起電圧を発生させて諸特性の測定を行えばよい。要するに、本発明に係る方法によれば、所望の電圧を半導体基板上の所望の位置に誘起させることができ、かつ、その誘起電圧を正確に測定することができるのである。しかも、これを非接触で行うことができるため、従来の方法のようにプローブを半導体基板に機械的に接触させる必要がなく、また、接触させるためのパッドを形成する必要もなくなるため、半導体装置の製造工程中のどの工程においても試験が可能である。

【発明の効果】

以上説明したように本発明の半導体素子の試験方法によれば、予め、半導体基板上の測定の対象となる半導体素子にキャパシタを接続して形成しておく。そして、半導体素子の特性試験において、半導体基板に近接してグリッドを配置し、半導体基板上の被測定素子の端子に所定電圧を誘起する過程において、上記グリッドを通過する電子ビームにより上記キャパシタの電極に電荷を注入すると共に、上記グリッドにバイアス電圧を印加して該キャパシタ電極に誘起される電圧値をより正確に制御する。また、被測定素子の端子電圧を読取る過程において、上記グリッドに二次電子を吸引するバイアス電圧を印加しつつ、電子ビームを被測定素子の端子に与えて、

10

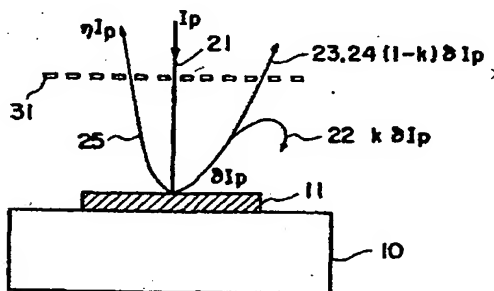
該端子からの二次電子放出量を測定して被測定素子の端子電圧を読取る。これにより、上記被測定端子からの二次電子放出が促進されあるいは二次電子量を検出する検出装置の二次電子捕獲量が増して測定感度が増大し、電圧値を正確に測定することができる。更に、かかる電圧誘起過程と電圧測定過程とをフィードバックプロセスによって繰り返すことによって、被測定半導体素子の端子電圧を所定値に正確に設定し、あるいは該端子電圧を所定値に維持することが可能となる。従って、機械的なプローブを用いずとも半導体素子の定量的な特性試験が可能になる。

【図面の簡単な説明】

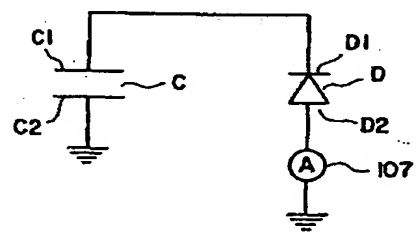
第1図は本発明の一実施例に係る半導体素子の試験装置の構成図、第2図は第1図に示す装置の動作を説明する図、第3図は本発明に係る試験方法の被試験対象となる半導体装置の等価回路、第4図は第3図の等価回路に対応する半導体装置の構造を示す断面図である。

10…半導体基板、11…ターゲット、20…電子ビーム発生装置、21…電子ビーム、22～24…二次電子、25…反射電子、31～34…グリッド、41…二次電子検出器、42…増幅器、51…比較器、52…基準電源、53…制御電圧供給装置、54…引出し電圧供給装置、55…切替装置、100…半導体基板、101～103…素子分離絶縁層、104…不純物拡散層、105…絶縁膜、106…配線層、107…電流計、D…ダイオード、C…キャパシタ。

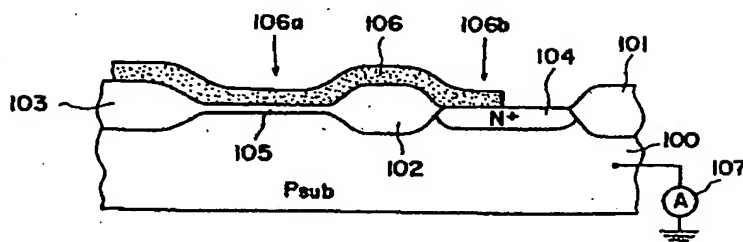
【第2図】



【第3図】



【第4図】



The diagram illustrates a secondary electron detection system. A sample 10 is shown with a surface 11. A vertical probe 21 is positioned above the surface. A secondary electron detector 33 is located above the probe. A signal line 41 connects the detector to an amplifier (AMP) 42. A control voltage supply device 53 and a bias voltage supply device 54 are connected to the probe 21. A switch device 55 is connected to the probe 21 and the detector 33. A comparator 51 is connected to the probe 21 and the detector 33. A ground symbol 52 is shown with a voltage V_r .